



# FABIO FRUSTACI

Ricercatore RTd-B, ING-INF/01

DIMES

42D, 2 Piano,

0984/494108,

fabio.frustaci@unical.it

## CARRIERA

Ho conseguito la Laurea in Ingegneria Elettronica nel 2003, presso l'Università "Mediterranea" di Reggio Calabria. In seguito (2007), ho conseguito il titolo di Dottore di Ricerca in Ingegneria Elettronica presso la stessa Università. Nel Gennaio 2007 sono entrato a far parte del Dipartimento DIMES (ex DEIS) Università della Calabria, in qualità di Assegnista di Ricerca, Esercitatore e Professore a contratto. Da Dicembre 2014 a Novembre 2017 sono stato Ricercatore a tempo determinato (RTd A) nel settore scientifico-disciplinare ING-INF/01 presso il DIMES. Da Agosto 2018 sono Ricercatore a tempo determinato (RTdb) presso il DIMES. Nell'Aprile 2017 ho conseguito l'Abilitazione Scientifica Nazionale per professore di seconda fascia nel settore scientifico-disciplinare ING-INF/01

## PRINCIPALI AREE DI RICERCA:

### - Modellizzazione di circuiti CMOS ultra low power operanti in regime di sottosoglia (subthreshold).

- Ideazione e validazione di modelli matematici per predire il comportamento delle porte logiche CMOS in regime di sottosoglia.

### - Tecniche di progettazione VLSI ultra low power.

- Progettazione di innovative cella di memoria SRAM a basso consumo di potenza
- Tecniche di progettazione ultra low power di buffer di wordline per memorie SRAM
- Tecniche di write e read assist per incrementare il margine di rumore in memorie SRAM ultra low power
- Ideazione di una nuova logica CMOS dinamica (denominata splith path data driven dynamic logic) ad alte prestazioni e a basso consumo energetico
- Nuove tecniche di progettazione low power di fondamentali blocchi aritmetici: sommatore, moltiplicatori, comparatori
- Nuove tecniche di progettazione di level shifter per circuiti VLSI che utilizzano differenti domini di tensione di alimentazione, con riferimento a tecnologie Fully Depleted Silicon-on-Insulator (FDSOI).
- Nuove tecniche di progettazione per circuiti periferici nei banchi di memoria SRAM.

### - Tecniche di progettazione VLSI ad alta tolleranza al rumore e ad elevato yield

- Ideazione di un modello matematico per l'analisi della robustezza delle porte logiche CMOS realizzate in logica dinamica
- Ideazione di una nuova logica CMOS dinamica ad alte prestazioni e ad elevata robustezza al rumore
- Analisi di strutture di flip-flop con performance poco dipendenti dalle variazioni di processo

### - Tecniche di progettazione di circuiti basati su tecnologia QCA

- Progettazione di elementi combinatori utilizzando la tecnologia quantum dot cellular automata (QCA): sommatore BCD e multiplexer

### - Approximate Computing: memorie ed elementi di calcolo

- Implementazione su silicio di tecniche di bitline boosting, bit dropping e codici di correzioni di errore per effettuare un trade-off dinamico tra la "qualità" del dato scritto e letto nella/dalla memoria per applicazione error-tolerant.
- Ideazione e validazione di un innovativo schema di bit-truncation per effettuare un trade-off dinamico tra energia dissipata e qualità del risultato in circuiti sommatore
- Ideazione e validazione di una tecnica di approximate computing dinamico per moltiplicatori

### - Architetture su piattaforme riconfigurabili e MPSoC per applicazioni di video-processing

- Realizzazione di architetture hardware su piattaforme FPGA per il calcolo della mappa di disparità in applicazioni di stereovisione
- Realizzazione architetture hardware su piattaforme FPGA per applicazioni di background subtraction



## FABIO FRUSTACI

- Realizzazione architetture hardware-software su piattaforma heterogeneous All Programmable-System on Chip per l'individuazione delle componenti connesse all'interno di immagini
- Realizzazione architetture hardware-software su piattaforma heterogeneous All Programmable-System on Chip di reti neurali convoluzionali ad alta capacità di calcolo e bassi consumi di potenza.

### PUBBLICAZIONI

< [https://iris.unical.it/simple-search?query=frustaci&location=&sort\\_by=score&order=desc&rpp=10&etal=0&start=0](https://iris.unical.it/simple-search?query=frustaci&location=&sort_by=score&order=desc&rpp=10&etal=0&start=0) >

< <https://www.scopus.com/authid/detail.uri?authorId=14631848300> >

< <https://scholar.google.it/citations?user=cOMXOyUAAAJ&hl=it> >

### DIDATTICA

- A.A. 2019-2020 Titolare del corso (con la Prof.ssa Perri) "Electronics for IoT devices" (6 CFU) C.L.M. in Computer Engineering for the Internet of Things
- AA.AA. 2016-2020 Titolare del corso "Progettazione Low-Power" (6 CFU), C.L.M. Ingegneria Elettronica, Dipartimento DIMES
- AA.AA. 2015-2020 Esercitatore del corso "Architetture FPGA e progettazione", C.L. Ingegneria Elettronica, Dipartimento DIMES
- AA.AA. 2015-2017 Esercitatore del corso "Elettronica Digitale II", C.L.M. Ingegneria Elettronica, Dipartimento DIMES
- AA.AA. 2009-2013 Esercitatore del corso "Elettronica", Facoltà di INGEGNERIA, C.L. Ingegneria Elettronica, Università della Calabria
- AA.AA. 2008-2010 Titolare del corso "Elettronica" Facoltà di INGEGNERIA (5 CFU), C.L. Ingegneria Meccanica, Università della Calabria
- AA.AA. 2005-2011 Esercitatore del corso "Progettazione VLSI" Facoltà di INGEGNERIA, C.L. Ingegneria Elettronica, Università della Calabria.

### INSEGNAMENTO/I

**Progettazione Low-Power** C.L.M. in Ingegneria Elettronica

([https://www.unical.it/portale/portaltemplates/view/view\\_scheda\\_insegnamento.cfm?73051&LANG=ITA&73051&LANG=ITA](https://www.unical.it/portale/portaltemplates/view/view_scheda_insegnamento.cfm?73051&LANG=ITA&73051&LANG=ITA))

**Electronics for IoT devices** C.L.M. in Computer Engineering for the Internet of Things

([https://www.unical.it/portale/portaltemplates/view/view\\_scheda\\_insegnamento.cfm?77293&LANG=ITA&77293&LANG=ITA](https://www.unical.it/portale/portaltemplates/view/view_scheda_insegnamento.cfm?77293&LANG=ITA&77293&LANG=ITA))

Orario di Ricevimento Studenti  
Martedì dalle 17.00 alle 18.00